



ESCUELA POLITÉCNICA SUPERIOR

Diligencia para hacer constar que las siguientes páginas de este documento se corresponden con la información que consta en la Secretaría de la Escuela Politécnica Superior de la Universidad de Sevilla relativa al programa oficial de la asignatura “Electrónica Digital” (1120007) del curso académico “2001-2002”, de los estudios de “Ingeniero Técnico Industrial. Especialidad en Electricidad (Plan 2001)”.

Regina M<sup>a</sup> Nicaise Fito

Gestora de Centro

Código:PFIRM728NK8RMBrPJp6++4EJwpNsk0.  
Permite la verificación de la integridad de este documento electrónico en la dirección: <https://pfirma.us.es/verifirma>

FIRMADO POR	REGINA NICAISE FITO	FECHA	08/06/2018
ID. FIRMA	PFIRM728NK8RMBrPJp6++4EJwpNsk0	PÁGINA	1/3

**PROGRAMA DE ELECTRÓNICA DIGITAL****TEMA 0.- INTRODUCCIÓN.**

- \* Sistema Electrónico.
- \* Sistemas Digitales.

**TEMA 1.- REPRESENTACIÓN BINARIA.**

- \* Sistema de Numeración. Dígito, Base, Número.
- \* Representación Posicional de Cantidades.
- \* Cambios de Base.
- \* Códigos.
- \* Aritmética Binaria.
- \* Representación de Números con Signo.
- \* Representación con un Número Finito de Bits.

**TEMA 2.- ÁLGEBRA DE CONMUTACIÓN.**

- \* Álgebra de Conmutación
- \* Uso del Álgebra de Conmutación para describir Circuitos Combinacionales.
- \* Manipulación Algebraica.
- \* Formas Canónicas y Normalizadas.
- \* Otras Representaciones de las Funciones Lógicas.
- \* Otras Operaciones Lógicas.
- \* Conjuntos Completos.

**TEMA 3.- PUERTAS LÓGICAS.**

- \* Características Reales de las Puertas Lógicas.
- \* Tipos de Entradas y de Salidas.
- \* Interface entre Tecnologías.
- \* Dispositivos comerciales. Simbología y terminología.

**TEMA 4.- DISEÑO DE CIRCUITOS COMBINACIONALES.**

- \* Reducción de Funciones usando el Método del Mapa de K.
- \* Funciones Incompletamente Especificadas.
- \* Realización de Circuitos.

**TEMA 5.- SUBSISTEMAS COMBINACIONALES.**

- \* Decodificador.
- \* Codificador.
- \* Demultiplexor.
- \* Comparador de Magnitud.
- \* Multiplexor.

FIRMADO POR	REGINA NICAISE FITO	FECHA	08/06/2018
ID. FIRMA	PFIRM728NK8RMBrPJp6++4EJwpNs k0	PÁGINA	2/3

- \* Dispositivos Lógicos Programables.

TEMA 6.- ELEMENTOS DE MEMORIA: BIESTABLES.

- \* Biestable SR.
- \* Biestables Síncronos.
- \* Requerimientos Temporales.
- \* Dispositivos Comerciales.

TEMA 7.- ANÁLISIS DE CIRCUITOS SECUENCIALES SÍNCRONOS.

- \* Procedimiento de Análisis de C.S.S..

TEMA 8.- DISEÑO DE CIRCUITOS SECUENCIALES SÍNCRONOS.

- \* Proceso General de Diseño de C.S.S.
- \* Reducción de Estados.
- \* Asignamiento de Estados.

TEMA 9.- SUBSISTEMAS SECUENCIALES.

- \* Contador.
- \* Registro.
- \* Dispositivos lógicos programables.
- \* Dispositivos comerciales. Simbología y terminología.

FIRMADO POR	REGINA NICAISE FITO	FECHA	08/06/2018
ID. FIRMA	PFIRM728NK8RMBrPjp6++4EJwpNsk0	PÁGINA	3/3